

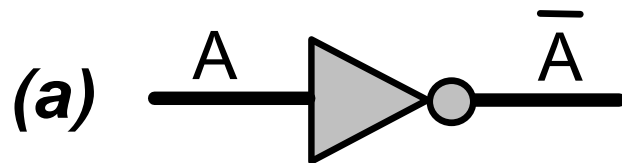
OSNOVNA LOGIČKA KOLA I NJIHOVE REALIZACIJE

Realizacija prekidačkih funkcija vrši se pomoću logičkih kola.

Postoje logička kola koja obavljaju različite logičke funkcije.

U ovom poglavlju biće govora o osnovnim logičkim kolima koja se srijeću u realnim digitalnim sistemima.

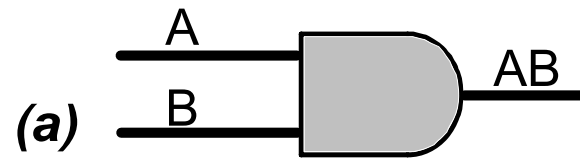
OSNOVNA LOGIČKA KOLA



(b)

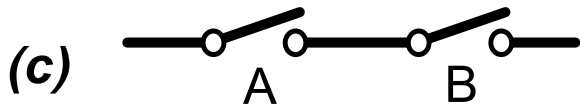
A	\bar{A}
1	0
0	1

Invertor (Logičko "NE" kolo): a) Simbol; b) Funkciona tabela.

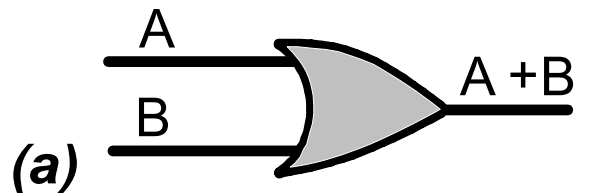


(b)

A	B	$A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

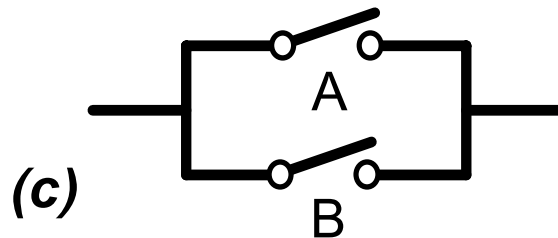


Logičko kolo "I": a) Simbol; b) Funkciona tabela; c) Ilustracija.

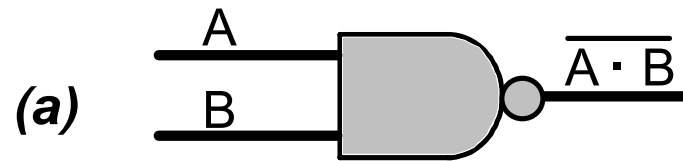


(b)

A	B	$A + B$
0	0	0
0	1	1
1	0	1
1	1	1



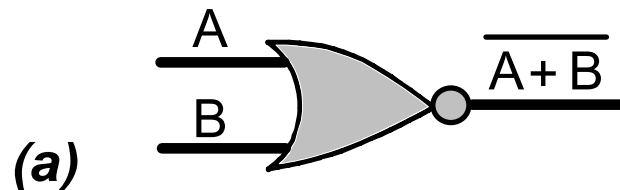
Logičko kolo "II": a) Simbol; b) Funkciona tabela; c) Ilustracija.



(b)

A	B	$\overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

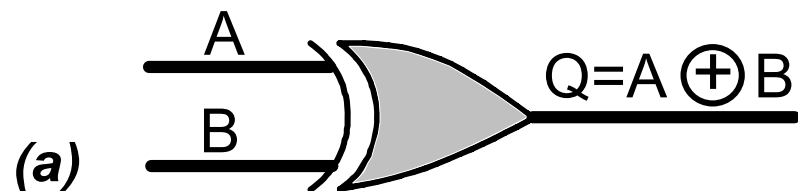
Logičko kolo "NI": a) Simbol; b) Funkciona tabela.



(b)

A	B	$\overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

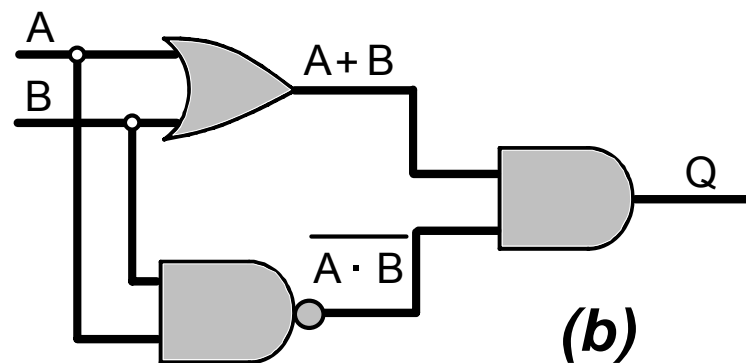
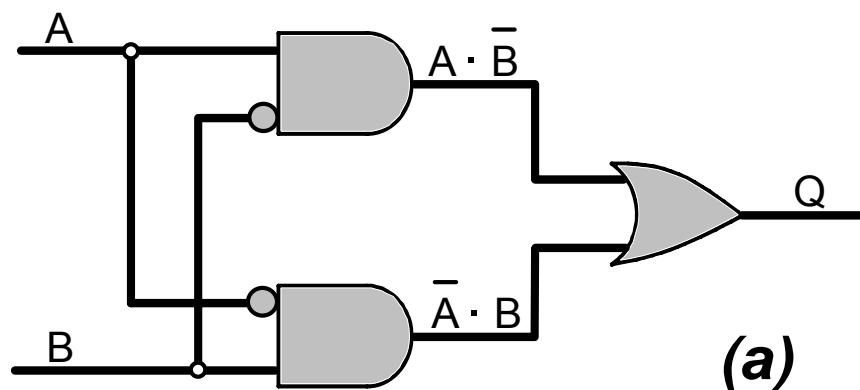
Logičko kolo "NILI": a) Simbol); b) Funkciona tabela.



(b)

A	B	$Q = A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Logičko kolo "EX ILI": a) Šematski prikaz; b) Funkcionalna tabela.



Logičko kolo "EX ILI":

a) Realizacija na osnovu : $Q = A \cdot \bar{B} + \bar{A} \cdot B$

b) Realizacija na osnovu : $Q = (A + B) \cdot (\bar{A} + \bar{B}) = (A + B) \cdot \overline{(A \cdot B)}$

REALIZACIJE OSNOVNIH LOGIČKIH KOLA

Postoji više različitih tehnika za realizaciju logičkih kola.

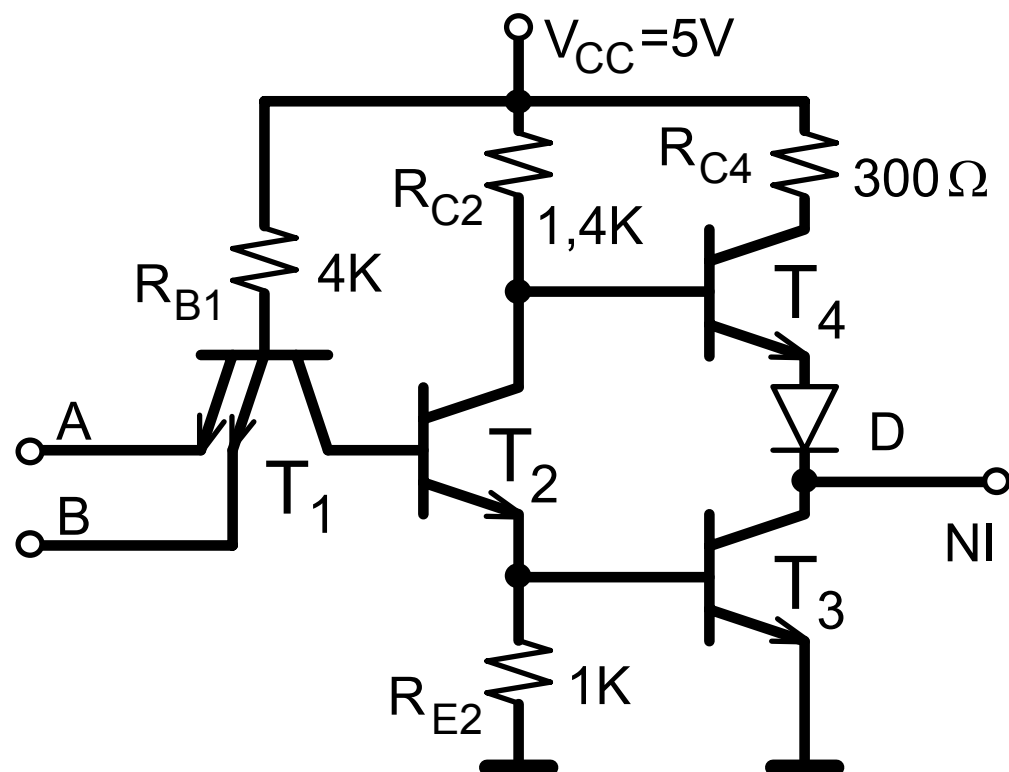
Osnovni kriterijumi, na osnovu kojih se vrednuju logička kola, su:

- što veći stepen integracije,
- što veća brzina rada i
- što manja discipacija.

Mi ćemo ovdje obraditi dvije tehnike, i to TTL i CMOS tehniku.

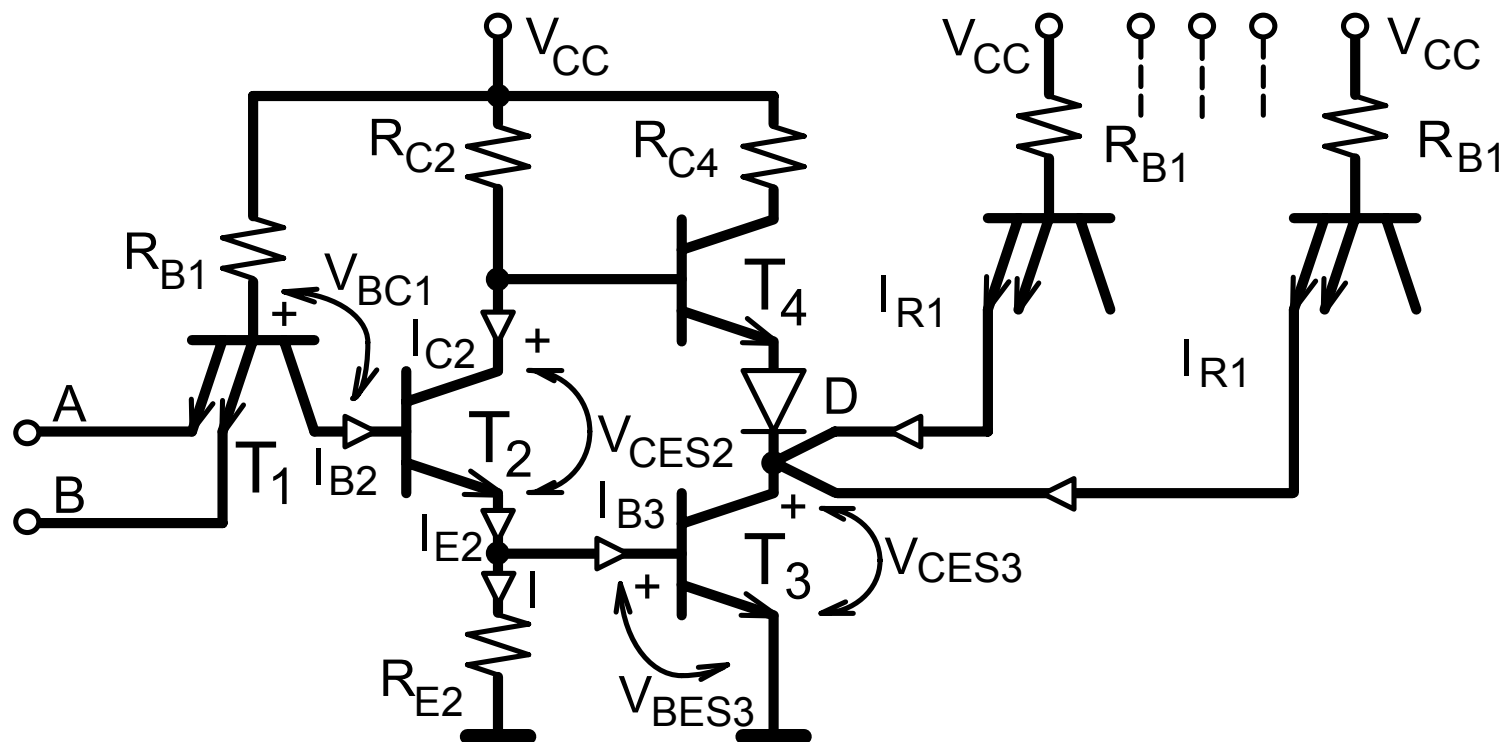
Kao tipičnu, razmatraćemo realizaciju "NI" kola ovim tehnikama.

Standardno TTL "NI" kolo sa dva ulaza.



Tranzistor T_1 sa slike je dvoemitorski i može se ekvivalentirati sa dva tranzistora kojima su baze i kolektori međusobno spojeni.

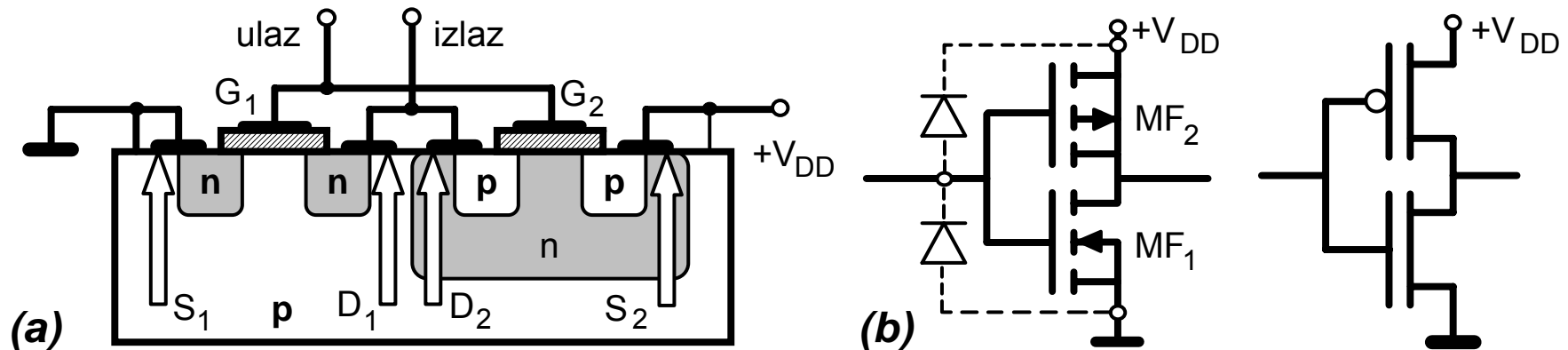
Više TTL "NI" kola priključeno na izlaz jednog.



$$\beta I_{B3} > N I_{R1}$$

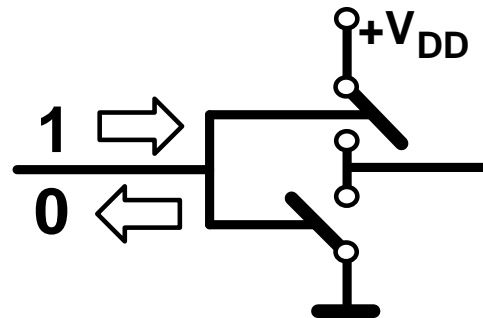
CMOS kola

Najpogodnija, za kola sa vrlo visokim stepenom integracije (VLSI), su tzv. CMOS kola, koja koriste komplementarne MOSFET-ove.

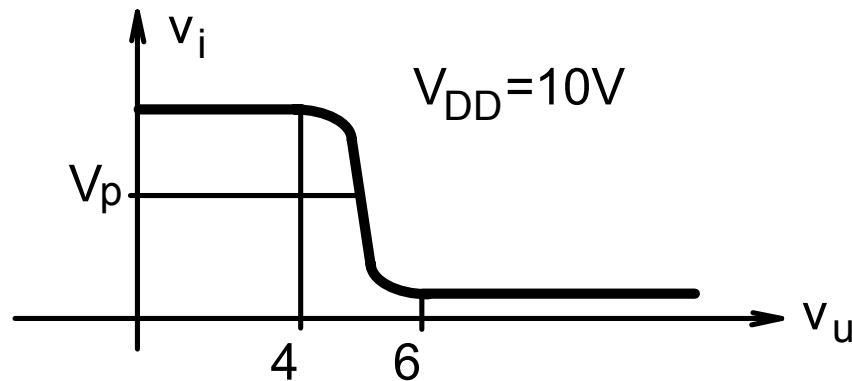


CMOS Invertor: a) Struktura; b) Šema sa do sada korišćenim i alternativnim simbolima za MOSFET.

Visok stepen integracije.



Ilustrativna šema CMOS invertora.



Prenosna karakteristika CMOS invertora.

U praktičnim realizacijama teži se da prelazna oblast bude što kraća.

Uvijek se usvaja neki napon iznad kojeg se nalazi nivo logičke jedinice i, veoma često, se ista vrijednost usvaja za gornju granicu logičke nule.

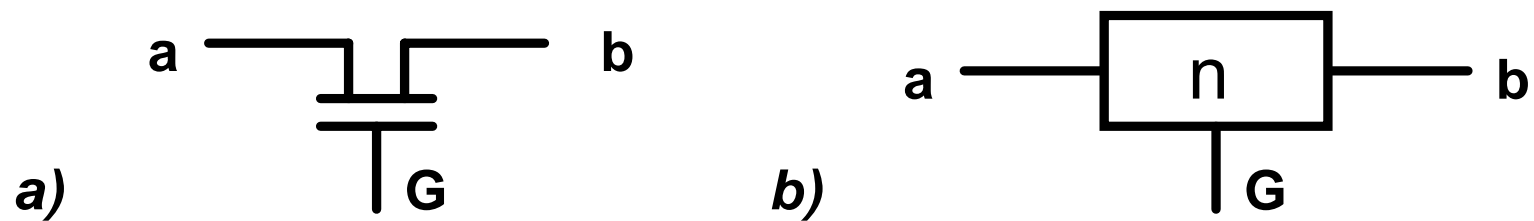
Ovaj napon se naziva napon praga logičkog kola (V_p) i obično je, kod CMOS kola, jednak polovini napona napajanja logičkog kola ($V_{DD}/2$).

Ulazne struje kod ovih kola praktično su jednake nuli.

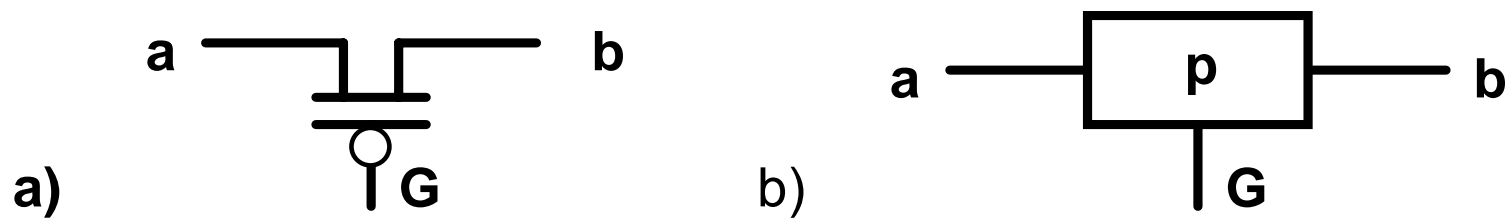
Naponi, koji se koriste za napajanje CMOS kola, kreću se između 3V i 15V.

U cilju zaštite kola od statičkog elektriciteta, dodaju se tzv. zaštitne diode.

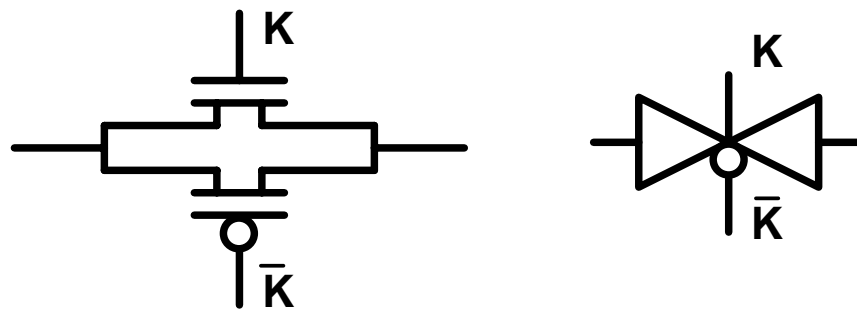
Zašto dva tranzistora?



NMOS tranzistor: a) Simbol; b) Šematski prikaz;



PMOS tranzistor: a) Simbol; b) Šematski prikaz;

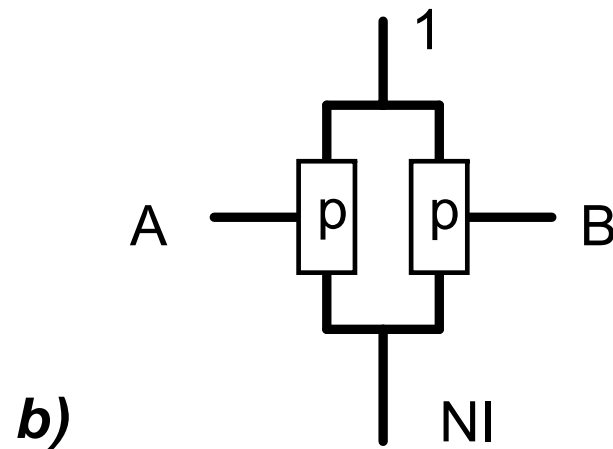
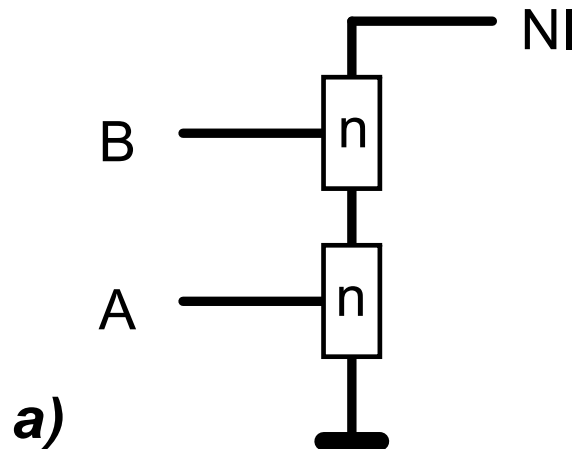


Bilateralni CMOS prekidač.

Postupak projektovanja logičkih CMOS kola za proizvoljnu funkciju.

Pri projektovanju, uputno je prvo logičku funkciju realizovati pomoću NMOS tranzistora čiji kraj će biti vezan na masu, zbog pouzdanog prenosa logičke nule.

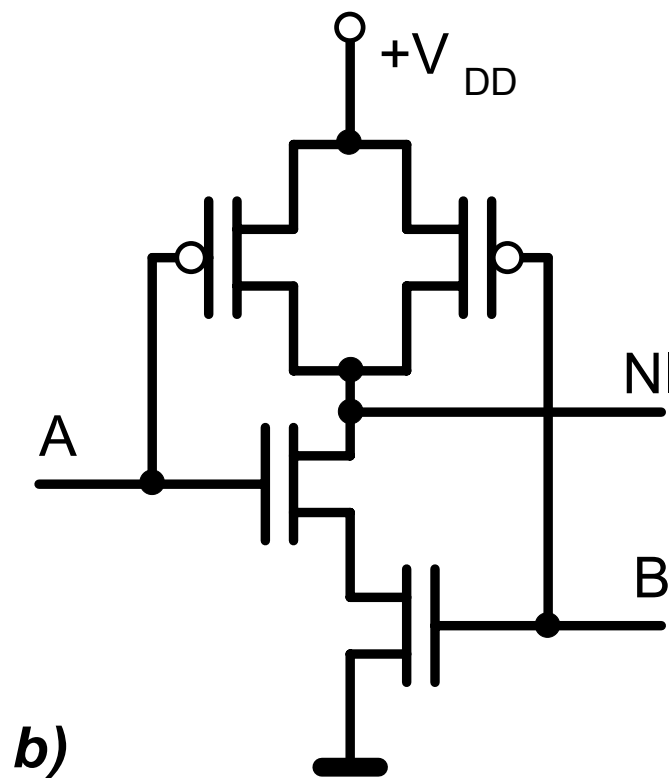
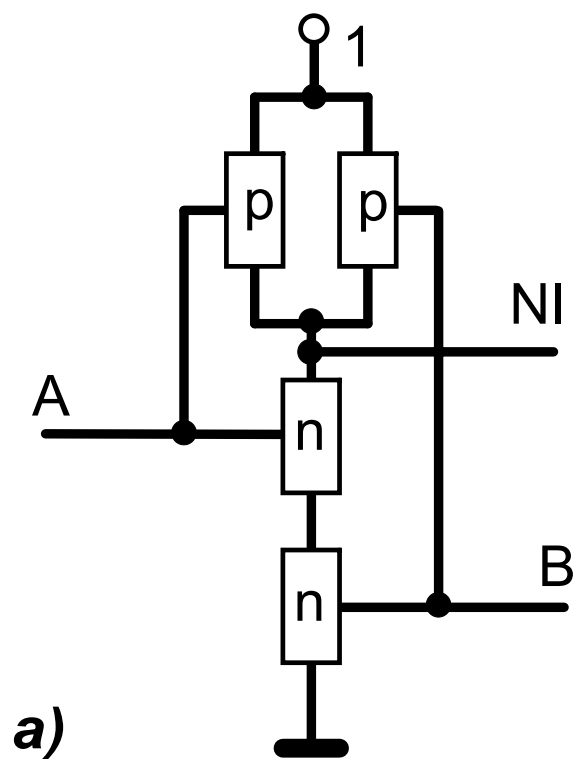
Istu logičku funkciju treba realizovati i pomoću PMOS tranzistora, čiji kraj će biti vezan na logičku jedinicu, radi pouzdanog prenosa logičke jedinice.



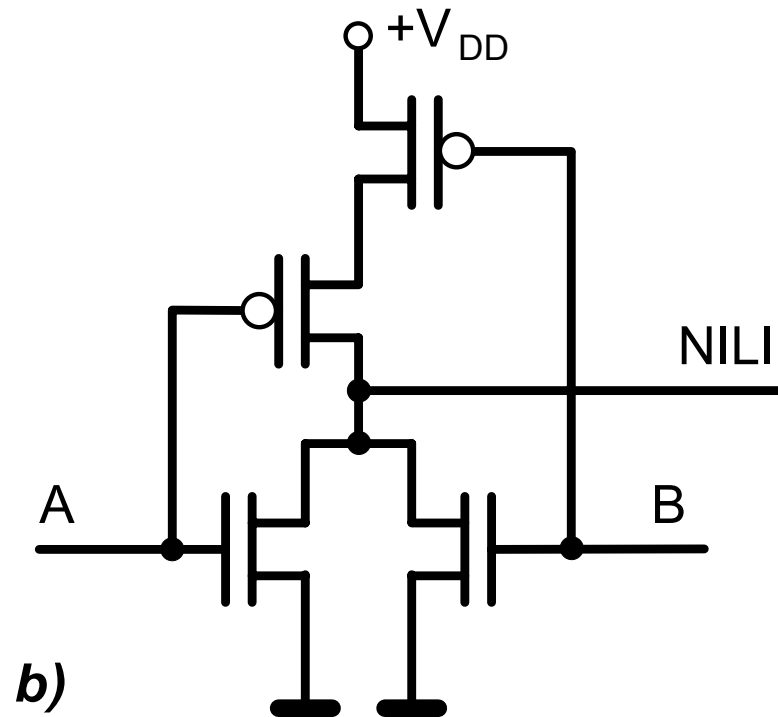
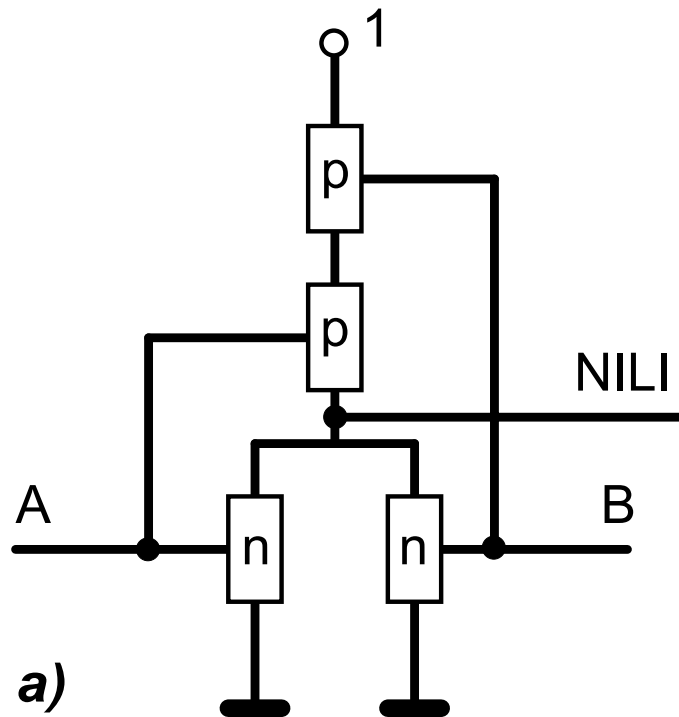
a) Dio NI kola u realizaciji sa NMOS tranzistorima;

b) Dio NI kola u realizaciji sa PMOS tranzistorima.

NI kolo: a) Strukturna šema; b) Realizacija.

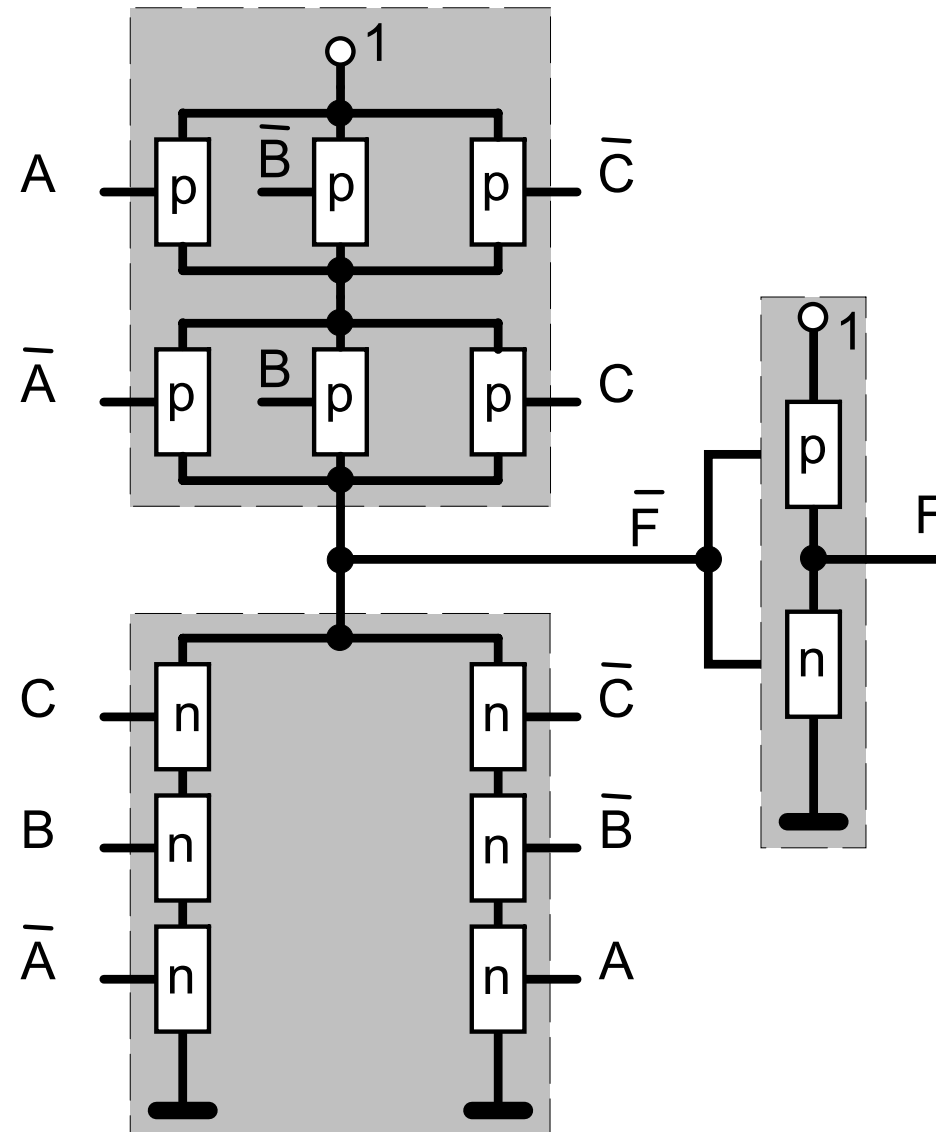


NILI kolo: a) Strukturna šema; b) Realizacija.

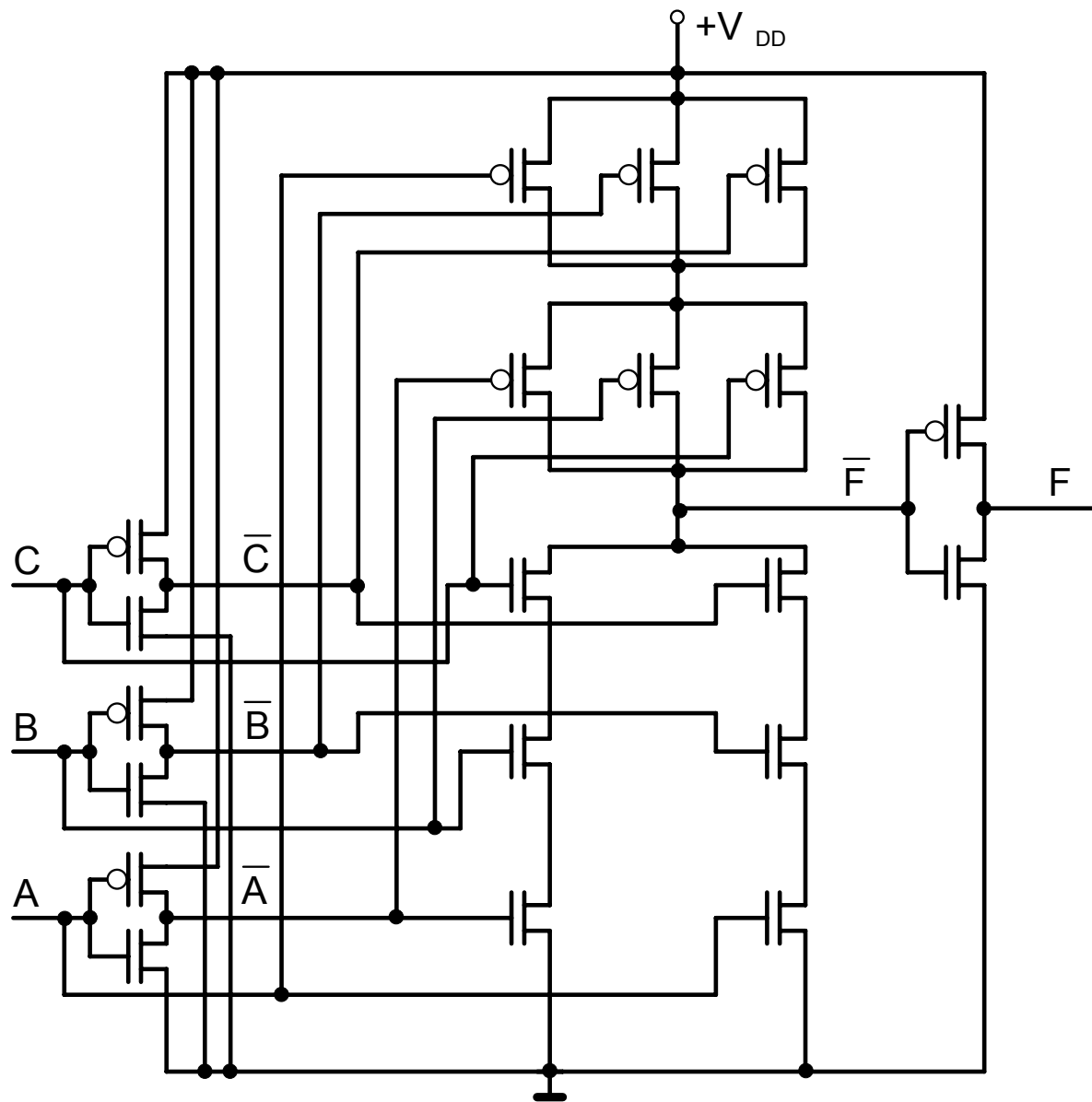


Strukturna šema realizacije logičke funkcije

$$F = \overline{A}BC + A\overline{B}\overline{C}$$



Realizacija logičke funkcije u CMOS tehnologiji.



$$F = \overline{A}BC + A\overline{B}\overline{C}$$